

Ku-band Voltage-Controlled Oscillator With Low-Dropout Regulator Based Amplitude Control

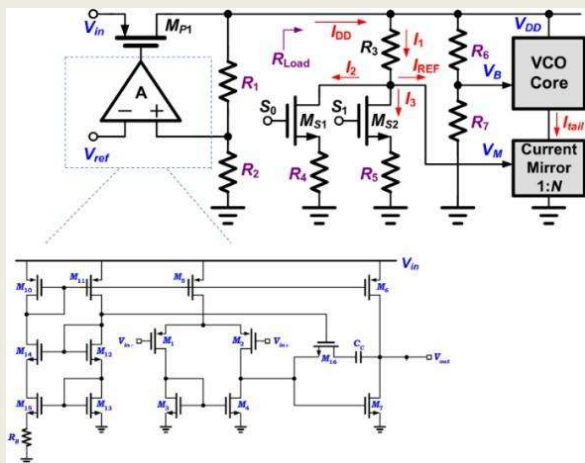
專題生：電機四 陳宗吾

一、設計理念

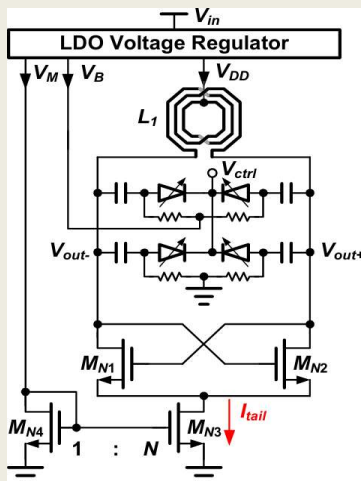
本研究旨在設計一個結合低壓降穩壓器 (LDO) 與電壓控制振盪器 (VCO) 的整合架構，以解決高頻無線與衛星通訊中相位雜訊與電源敏感度的挑戰。VCO 的性能常受電源雜訊影響，導致相位雜訊惡化，因此本研究透過 LDO 提供穩定電源，並引入可程式化尾電流與電壓分配網路進行振幅控制，以兼顧低相位雜訊、寬頻調諧範圍及不同功耗需求。

二、電路架構

(一) LDO + Voltage distribution



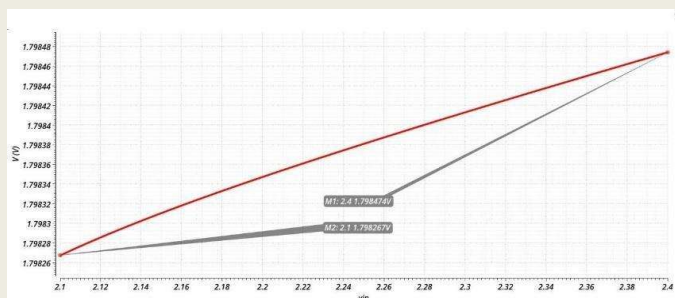
(二) VCO core



三、模擬結果

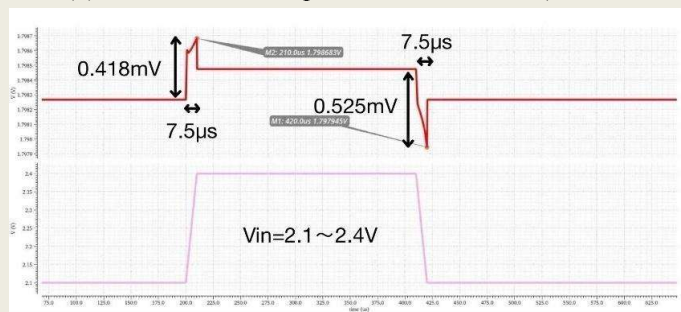
(一) LDO

(1) Line regulation (線上穩壓)



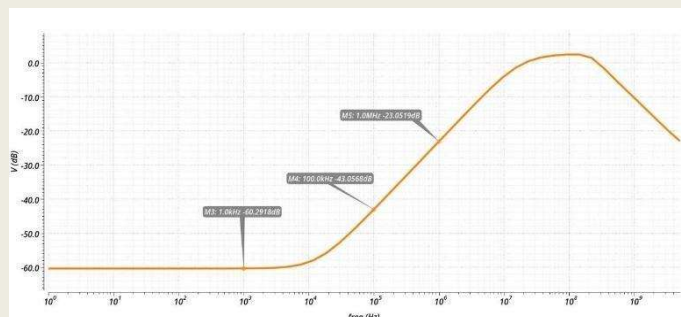
$$\text{Line Regulation} = \frac{\Delta V_{out}}{\Delta V_{in}} = \frac{1.79847V - 1.79827V}{2.4V - 2.1V} = 0.69 \text{ mV/V}$$

(2) Line Transient Response (線上暫態響應)



V_{in} 變化	$V_{overshooting}/V_{drop}$	Setting time
2.1 \rightarrow 2.4 V	0.418 mV	7.5 μ s
2.4 \rightarrow 2.1 V	0.525 mV	7.5 μ s

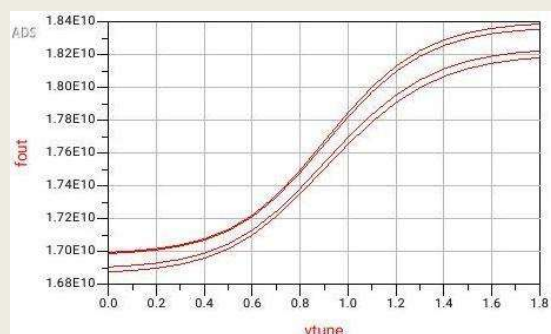
(3) PSRR (電源拒斥比)



PSRR@1kHz	PSRR@100kHz	PSRR@1MHz
-60.2918 dB	-43.0568 dB	-23.0519 dB

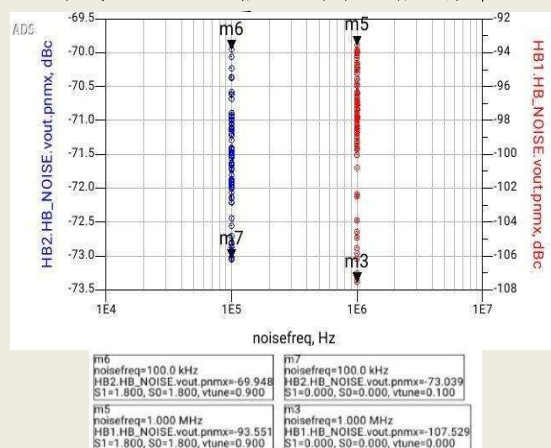
(二) VCO

(1) Tuning range (頻率可調範圍)



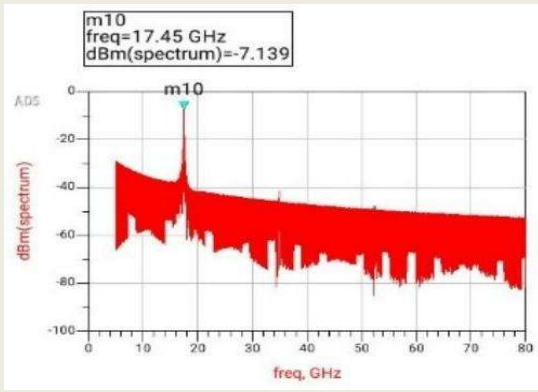
(2) Phase Noise (相位雜訊)

不同 vtune 及四種 SW 下相位雜訊分布



在 1MHz offset, phase noise 最佳可以達到 -107.529 dBc/Hz

(3) Output power (輸出功率)

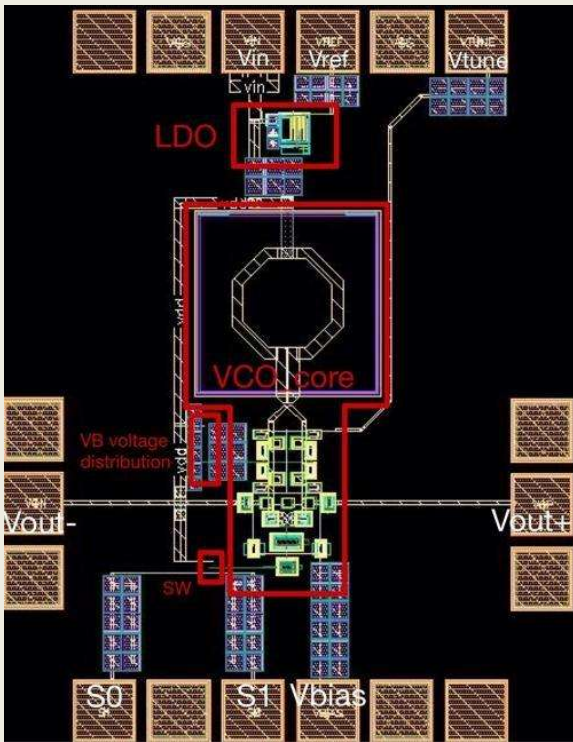


vtune=0.9 V，不同 SW(S0,S1)下的輸出功率

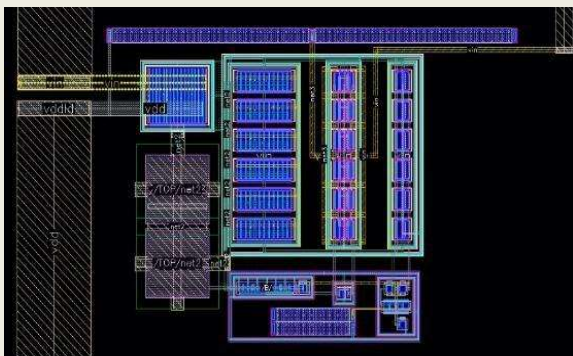
(0,0)	(0,1)	(1,0)	(1,1)
-7.139 dBm	-8.491dBm	-14.451dBm	-15.009dBm

四、Layout

(一) 整體晶片佈局圖



(二) LDO 佈局圖

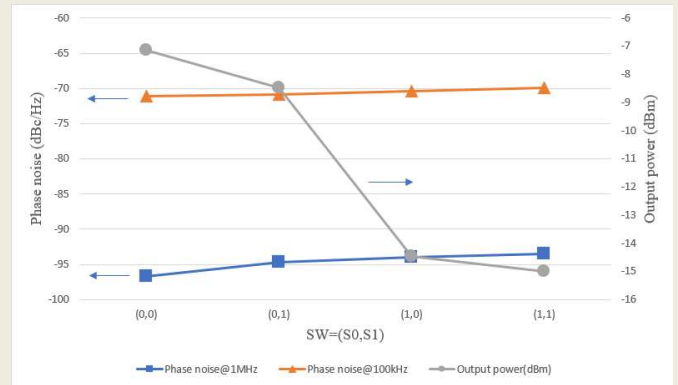


五、結果與討論

VCO 結果比較

REF	[1]	This work
Tech, nm	180	180
Band, GHz	15.69~17.62	16.88~18.4
FTR, %	11.6	8.78
Power, mW	6.3	10.563~15.77
PN@1MHz, dBc/Hz	-111.2	-107.529
FoM	189.4	~183.016
Chip size(mm ²)	0.6 × 1	0.772 × 0.998

vtune=0.9V · SW對相位雜訊和輸出功率之比較



此次專題相比論文我選擇做相對高頻，根據相位雜訊跟頻率的关系式，振盪頻率越高對相位雜訊是不友善的，因此在相位雜訊表現上較差。再來是功耗，我發現LDO在靜態工作時功耗稍高，可能原因為設計放大器考量到穩定度問題，犧牲了一點功耗。在調諧範圍部分可以再選擇更線性的varactor，進而提高 FTR。

由 Switch 對相位雜訊和輸出功率之比較圖可得知，Switch 調整尾電流，改變振盪振幅，進而改變相位雜訊與輸出功耗。由圖可知 PN 變化不大，原因是在 Ku 頻段，PN 多半被tank 的 Q 值與裝置等效雜訊主導；主要變化為功耗，其目的在因為同一顆 VCO 在不同情境下對「振幅、啟振裕量、系統線性度與耗電」的需求不一樣。可切換功耗=可切換尾電流，待機時用較小電流維持足夠振幅、降低功耗與晶片溫升。

六、Reference

1. Kuo, Y.-F., Chang, S.-C., and Wu, C.-Y.: Ku-band Voltage-Controlled Oscillator With Low-Dropout Based Amplitude Control, preprint (2023).
1. B. Razavi, "The low-dropout regulator—A circuit for all seasons," IEEE Solid-State Circuits Magazine, vol. 11, no. 2, pp. 8–13, Spring 2019, doi: 10.1109/MSSC.2019.2910952.
3. B. Razavi, "The design of an LDO regulator," IEEE Solid-State Circuits Magazine, vol. 14, no. 2, pp. 7–17, Spring 2022, doi: 10.1109/MSSC.2022.3167308.
4. B. Razavi, "The design of a millimeter-wave VCO," IEEE Solid-State Circuits Magazine, Summer 2022, pp. 6–12, doi: 10.1109/MSSC.2022.3184443.