

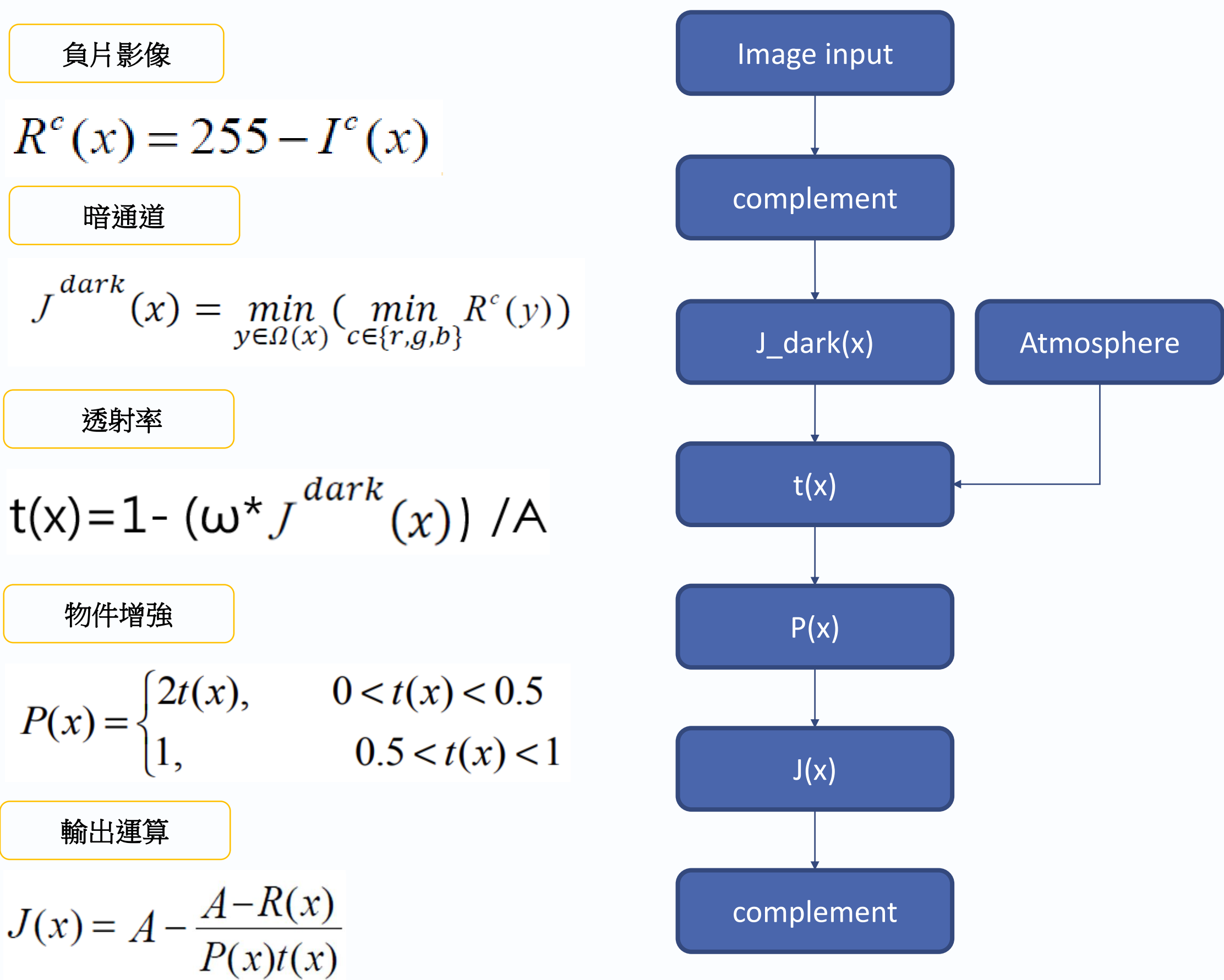
低光度影像增強演算法實現於FPGA

組員: 電機四 洪世承、電機四 沈品慶

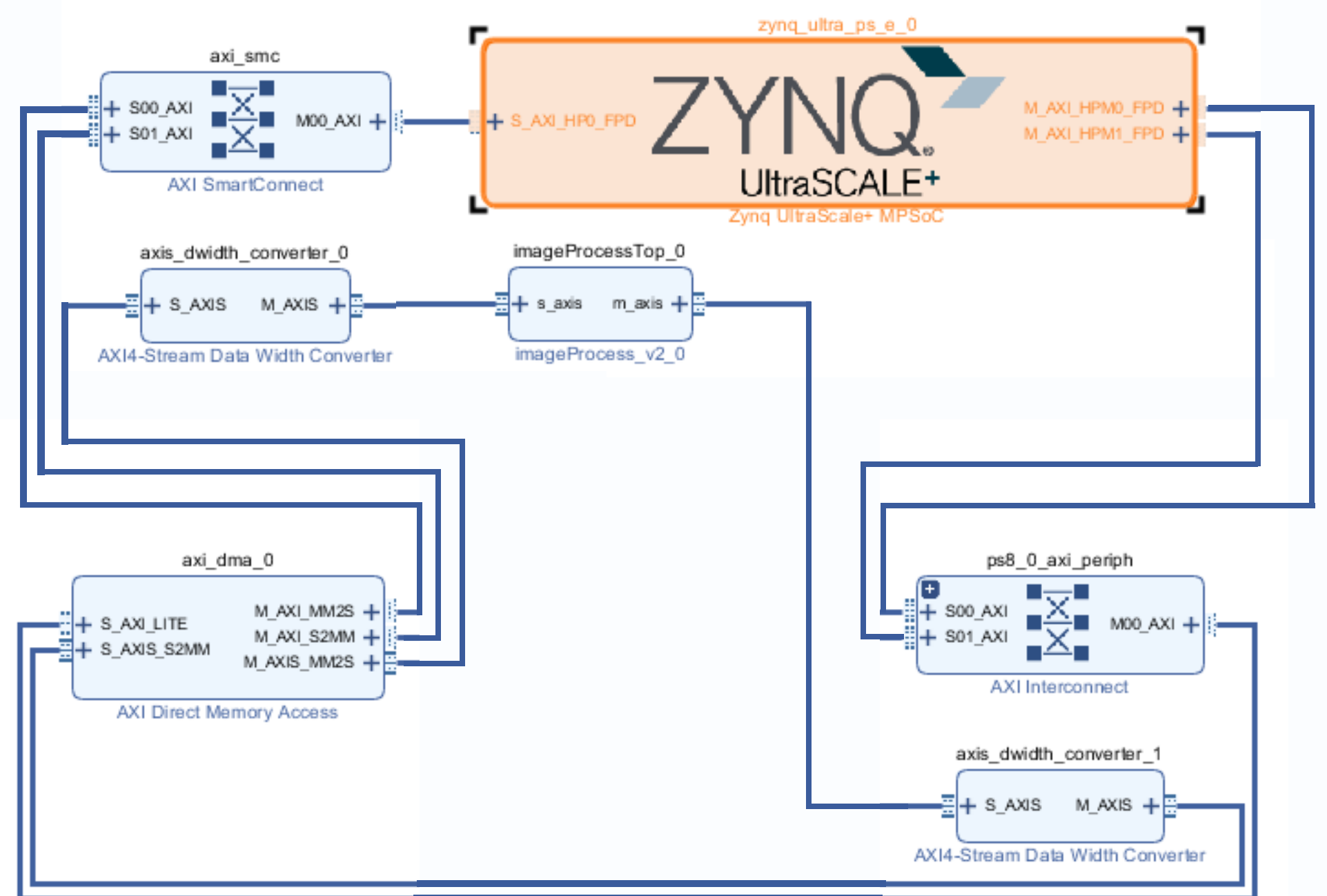
研究動機

現今由於攝影裝置的日漸普及,各種影像處理演算法的技術顯得越發重要。低亮度影像增強的技術已被應用在許多領域,但針對低光照環境下的傳統影像增強算法,普遍問題是影像增強的效果和即時性不能同時兼顧。為了解決影像處理效果和硬體可即時性之間的矛盾,我們使用了利於FPGA實現的影像增強算法,該演算法不僅可以較好地保留影像細節,極大地提升影像的視覺效果,而且易於硬體實現,以較高的效率實現影像實時處理。軍事夜視鏡、夜晚低光度之影像分析都是此研究的一大應用方向。

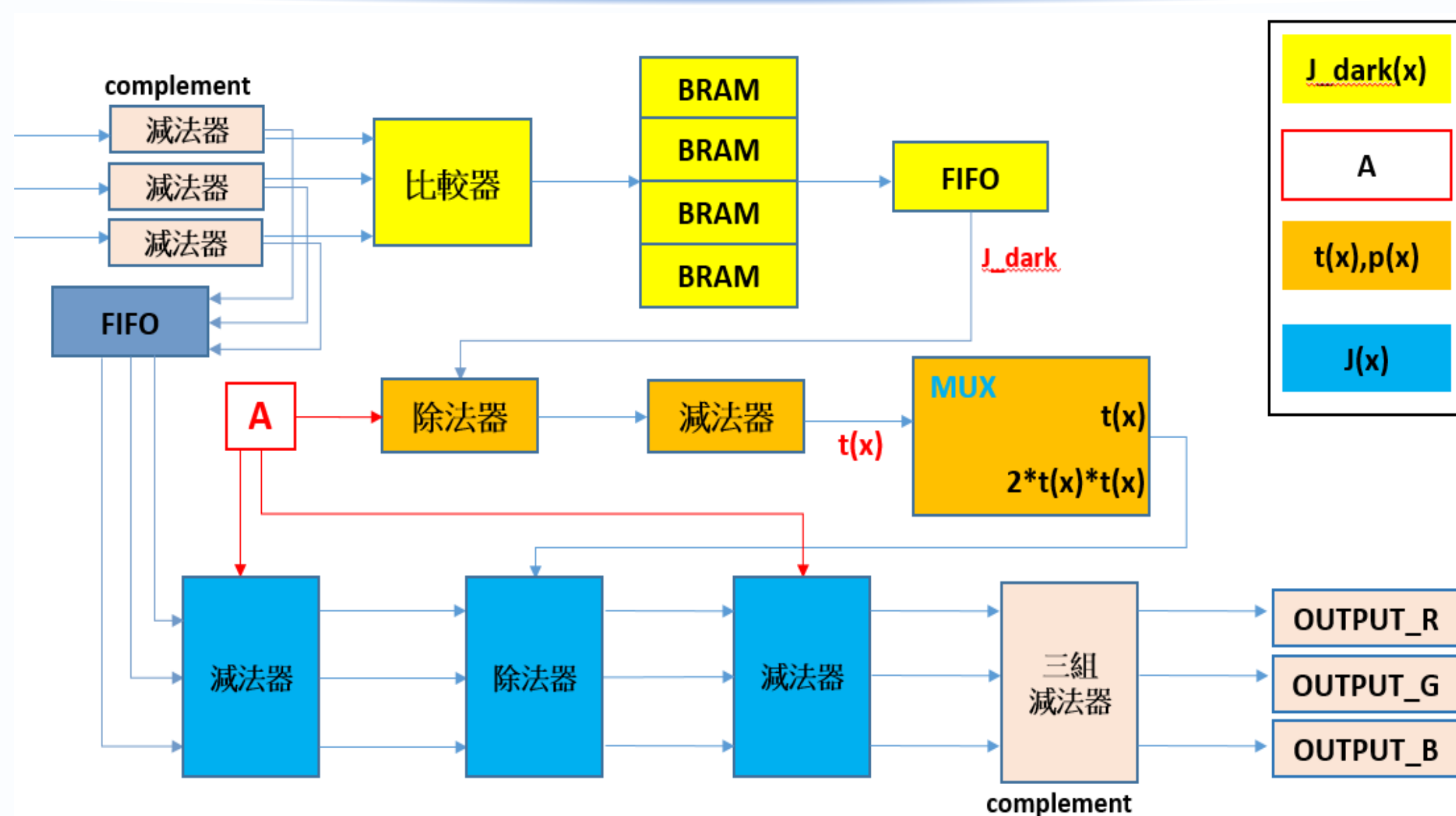
演算法架構



FPGA系統圖



硬體架構



占用資源及功耗

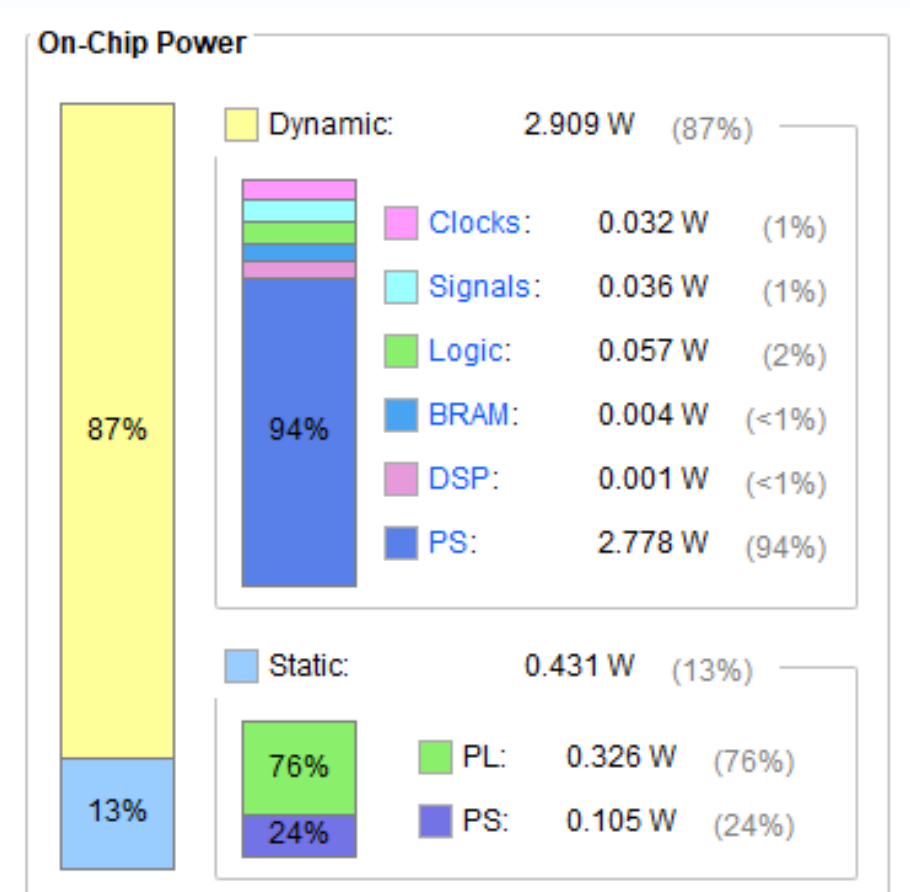
	CLB LUTs (117120)	CLB Registers (234240)	CARRY8 (14640)	F7 Muxes (58560)	F8 Muxes (29280)	CLB (14640)	LUT as Logic (117120)
系統資源使用量	10.70%	4.84%	1.47%	0.43%	0.33%	16.36%	7.14%
IP資源使用量	5.26%	0.97%	1.17%	0.41%	0.33%	7.32%	2.48%

	LUT as Memory (57600)	LUT Flip Flop Pairs (117120)	Block RAM Tile (144)	DSPs (1248)	GLOBAL CLOCK BUFFERS (352)
系統資源使用量	7.24%	3.69%	3.82%	0.08%	0.28%
IP資源使用量	5.65%	0.81%	2.43%	0.08%	0.00%

Power analysis from Implemented netlist. Activity derived from constraints files, simulation files or vectorless analysis.

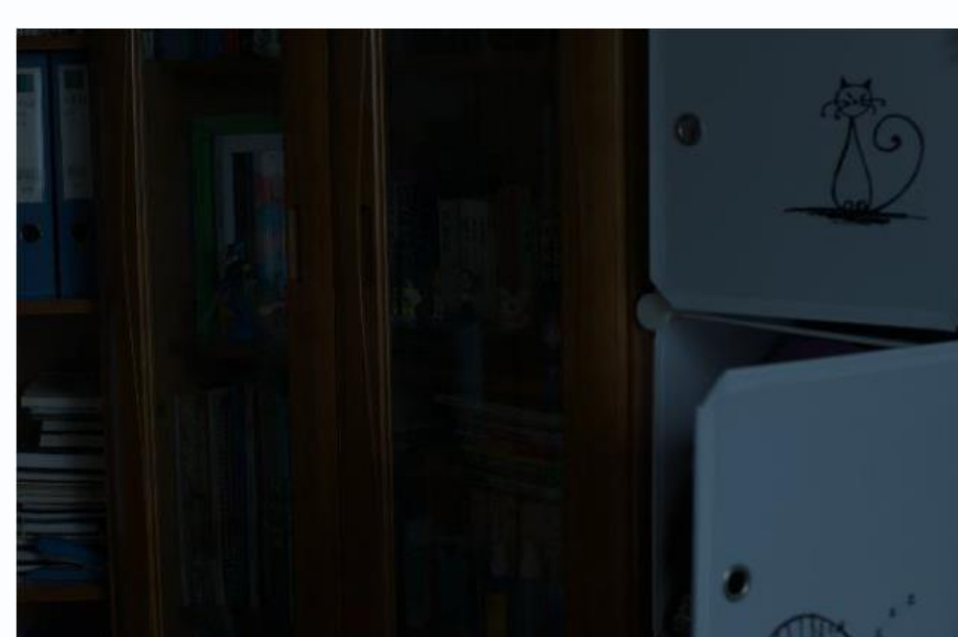
Total On-Chip Power: 3.339 W
Design Power Budget: Not Specified
Power Budget Margin: N/A
Junction Temperature: 32.7°C
Thermal Margin: 67.3°C (28.3 W)
Effective θJA: 2.3°C/W
Power supplied to off-chip devices: 0 W
Confidence level: Medium

[Launch Power Constraint Advisor](#) to find and fix invalid switching activity



成果

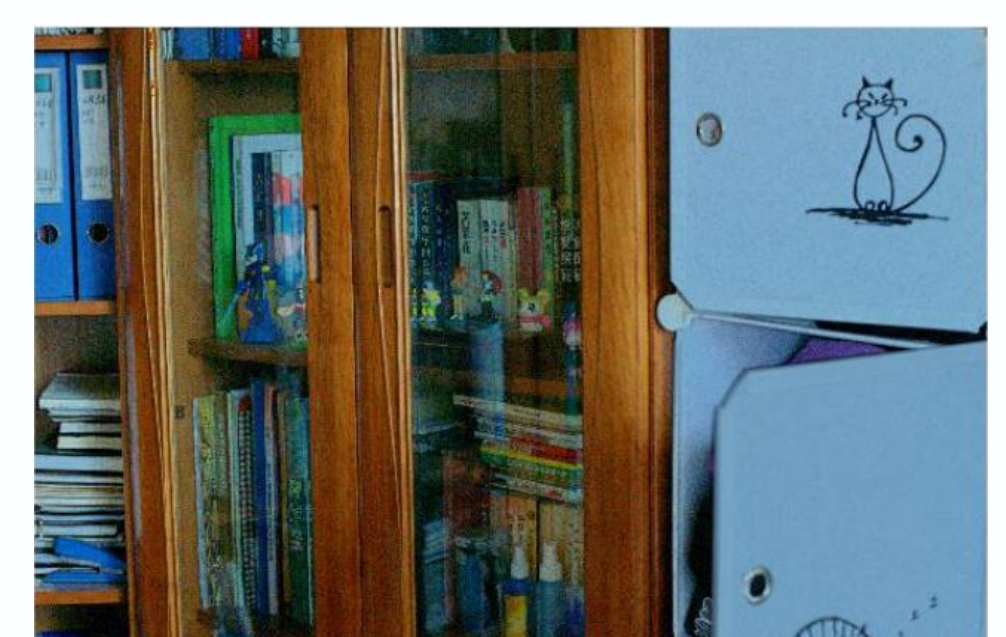
- FPGA(定點數)-matlab(浮點數) 比對之PSNR大於40
- 消耗少量硬體資源的情況下提高約四十二倍的效率



↑ Input Image(low light)



↑ Matlab軟體實現



↑ FPGA硬體實現